

## Exercicis resolts

### Exercici 1. El 7-segments.

El 7-segments (figura 1) és un dispositiu optoelectrònic que consta de 8 leds, 7 d'ells disposats de manera que permeten representar qualsevol número hexadecimal i un 8è per a representar el punt decimal. Per exemple, en la figura 1 el 7-segments representa el número 2 encenent els leds a, b, d, e i g. Per a poder representar el número 2, codificat en hexadecimal, en el set-segments fa falta un circuit que converteixi el número 2 en l'encesa dels leds corresponents. De forma general, qualsevol número que es vulgui representar necessita de la conversió del número hexadecimal a l'encesa dels pertinents leds en el 7-segments. A aquest circuit se l'anomena codificador.

Es demana i) donar la taula de conversió de hexadecimal a 7-segments i ii) trobar el circuit combinacional que l'implementa.

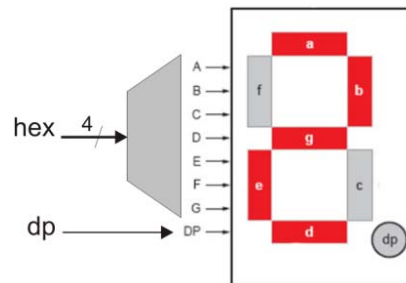


Figura 1

### Solució.

El circuit que realitza la conversió d'un número hexadecimal en el 7 segments és un codificador: transforma una entrada en les sortides necessàries que encenen els leds de forma adequada.

La forma de construcció de tot circuit combinacional es resol en dos passos:

- i) Trobar la taula de veritat.
- ii) Convertir la taula en el corresponent circuit combinacional.

Donat que el codi hexadecimal té 16 elements i el 7-segments consta de 7 leds, la taula de veritat ve donada per la taula 1.

Codi	h3 h2 h1 h0	G F E D C B A	Codi	h3 h2 h1 h0	G F E D C B A
0	0000	0111111	8	1000	1111111
1	0001	0000110	9	1001	1100111
2	0010	1011011	a	1010	1110111
3	0011	1001111	b	1011	1111100
4	0100	1100110	c	1100	0111001
5	0101	1101101	d	1101	1011110
6	0110	1111101	e	1110	1111001
7	0111	0000111	f	1111	1110001

Tala 1. Taula de veritat de la codificació hexadecimal a 7-segments.

Per a trobar el circuit combinacional només cal cercar els uns de la taula. Les equacions booleanes que en resulten són la suma dels següents termes:

$$\text{Led G} = 2+3+4+5+6+8+9+a+b+d+e+f$$

$$\text{Led F} = 0+4+5+6+8+9+a+b+c+e+f$$

$$\text{Led E} = 0+2+6+8+a+b+c+d+e+f$$

$$\text{Led D} = 0+2+3+5+6+8+b+c+d+e$$

$$\text{Led C} = 0+1+3+4+5+6+7+8+9+a+b+d$$

$$\text{Led B} = 0+1+2+3+4+7+8+9+a+d$$

$$\text{Led A} = 0+2+3+5+6+7+8+9+a+c+e+f$$

Per transformar a circuit combinacional només cal traduir cada equació anterior en una suma de productes.

### Exercici 2. Analitzant un circuit seqüencial.

Amb l'anàlisi de circuit seqüencials es descobreix la funcionalitat del circuit. Com a exemple, en aquest apartat es mostren els passos que s'han de seguir per a realitzar l'anàlisi. Es realitzarà emprant el circuit simple de la figura 2.

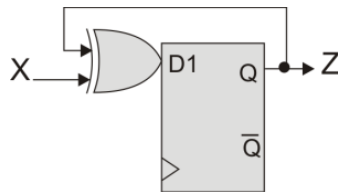


Figura 2. Circuit seqüencial.

### Solució.

Per analitzar un circuit seqüencial el primer que cal és identificar els senyals de què es compona. Observant a la figura 2 (on s'hi ha posat tots els noms essencials que calen per l'anàlisi) s'observa que es compona de:

- Senyals d'entrada. En aquest cas és X.
- Senyals de sortida. És el senyal Z
- Els senyals d'entrada als flip-flops. Com que només n'hi ha un, és D0.
- La sortida del flip-flop representa l'estat actual q0.
- Finalment, el que no mostra el circuit són els propers estats. El proper estat representa l'estat que esdevindrà actual un cop s'apliqui el senyal de rellotge. Com que només hi ha un flip-flop, el proper estat serà Q0, i donat que es tracta d'un flip-flop D, es compleix que  $Q0 = D0$ .

Amb aquestes condicions de partida, l'anàlisi passa per le següents etapes:

- i) Es cerquen les entrades dels flip-flops i es posen en funció de l'estat actual i les entrades. En aquest circuit es veu que:

$$D0 = q0 \oplus X.$$

- ii) Es busquen els propers estats. Com que es treballa amb flip-flops D

$$Q0 = D0 = q0 \oplus X.$$

- iii) Es crea la taula d'estats. La taula d'estats calcula els propers estats (que és la incoògnita en l'anàlisi) en funció dels estats actuals i les entrades (taula 2).

Entrades i estats actuals	Propers estats	Sortides
<b>X q0</b>	<b>Q0</b>	<b>Z</b>
0 0	0	0
0 1	1	1
1 0	1	1
1 1	0	0

**Taula 2. Taula d'estats.**

S'observa que en aquest exemple la sortida coincideix amb el proper estat, fet que no té per què succeir en tots els circuits.

- iv) Es posa els estats en format d'alt nivell. És a dir, es dóna nom als estats codificats amb 0's i 1's.

En aquest cas, i de la taula es dedueix que la sortida val 1 sempre que ha entrar un nombre senar d'1s. Així s'anomenen els estats com a *parell* i *senar*, depenent del nombre d'uns que han rebut. La taula 3 mostra el resultat. Cal observar que la taula s'ha posat en un format més adequat, on a l'esquerra hi ha els estats actuals i enmig els propers estats.

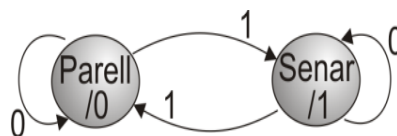
Entrades i estats actuals	Propers estats	Sortides	
<b>q0</b>	<b>X</b>	<b>Z</b>	
	<b>0</b>	<b>1</b>	
Parell	Parell	Senar	0
Senar	Senar	Parell	1

**Q0**

**Taula 3. Taula d'estats d'alt nivell.**

- v) I finalment es posa la taula a format de graf digirit (figura 3), en el que els cercles representen els estats actuals i les fletxes a transicions. El graf representa el mateix que la taula, i es llegeix de la següent manera. Suposant que ens trobem en l'estat parell, si l'entrada val 1, el circuit passa a l'estat Senar amb sortida 1; si del mateix estat entre un 0, ens quedem en el mateix estat i la sortida val 0. De forma semblant es llegeix per a cada estat restant.

Aanlitzant el graf s'observa clarament que el circuit és un detector de paritat senar. Cada cop que ha arribat un nombre senar d'1s, la sortida val 1.



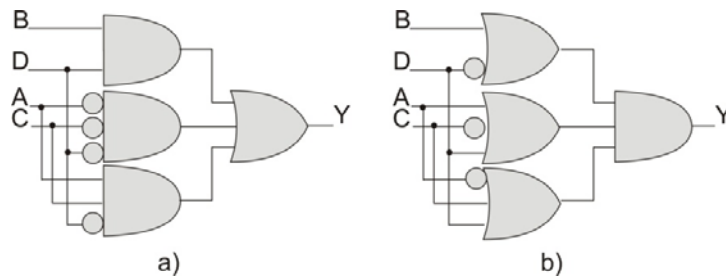
**Figura 3. Graf d'estats de l'exercici.**

## Exercicis.

1. Donats els circuits combinacionals següents es demana:

- Trobar la seva funció booleana.
- Trobar la taula de veritat.
- Donar un diagrama de temps.

Nota: Observar que els dos circuits implementen la mateixa funció booleana. Són circuits duals.

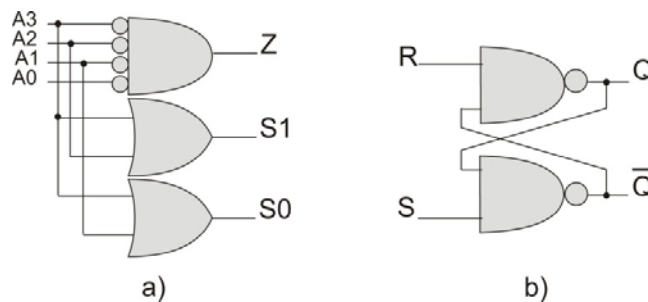


**Exercici 1. Circuits combinacionals.**

2. Trobar la funció booleana dels circuits següents.

Notes: i) El circuit a) correspon a un codificador.

ii) El circuit de la figura b) correspon a un punt de memòria. És el circuit base de construcció dels flip-flops. En el seu anàlisi realitzar una taula de veritat posant les sortides Q i  $\bar{Q}$  en funció de les entrades S i R. Observar que en un cas cal deixar la sortida en funció de les sortides anteriors: el circuit es comporta com a guarda d'estat. Observar, per tant, que el circuit es pot inicialitzar a 0 i a 1 i que pot mantenir l'estat.



**Exercici 2. a) Codificador. b) Biestable SR:**

3. Donar el circuit combinacional que implementa un multiplexor de tres entrades de control.

4. Donar el circuit combinacional que implementa un descodificador de tres entrades de control

5. Implementar una unitat aritmètico-lògica que realitzi les operacions suma, and, or i not de nombres de 4 bits.

Nota: Seguir les següents pautes per a realitzar el circuit: i) Pensar en la següent implementació modular. ii) Dissenyar un mòdul processador que tregui una sortida per a cadascuna de les operacions treballant amb nombres d'un bit. iii) Per iteració, construir la unitat capaç de treure aquestes operacions per nombres de 4 bits. iv) Seguidament, amb un multiplexor a la sortida s'escollirà l'operació desitjada.

6. El conjunt d'equacions d'estat següents representen a un circuit seqüencial. X és l'entrada del circuit i Z la sortida. Es demana trobar el circuit seqüencial que l'implementa.

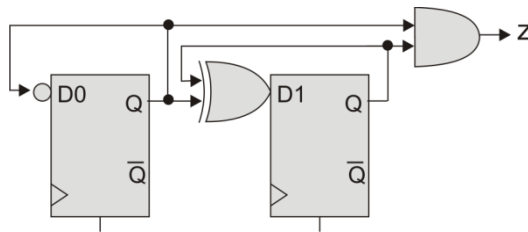
$$Q3 = q2 \oplus q1$$

$$Q2 = q1 \cdot q3$$

$$Q1 = X + q3$$

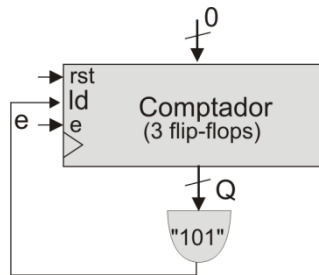
$$Z = \overline{q3 \cdot q2 \cdot q1}$$

7. Analitzar el circuit seqüencial de la següent figura. Correspon a algun circuit conegut?



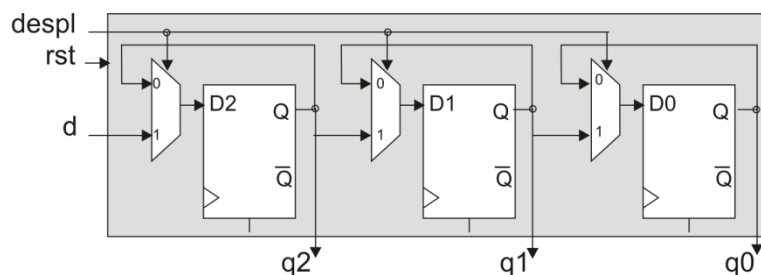
Exercici 7. Circuit seqüencial.

8. El circuit de la figura correspon a un comptador de 6 estats. Trobar la taula de veritat.



Exercici 8. Comptador de 6 estats.

9. El circuit de la següent correspon a un registre de desplaçament a la dreta. Trobar la seva taula de veritat i explicar el seu funcionament.



Exercici 9. Registre de desplaçament.