

Fonaments d'Informàtica

Problemes Tema 4: Introducció al disseny lògic

1.- Verificar les següents igualtats:

$$(a + b) + \bar{a}\bar{b} = 1$$

$$(a + b)(\bar{a}\bar{b}) = 0$$

2. És vàlida la llei distributiva? $A \oplus BC = (A \oplus B)(A \oplus C)$

3.- Donada la següent expressió booleana:

$$(\bar{c} + d)(\bar{a} + \bar{b} + d)$$

(i) Convertir l'expressió a producte canònic de màxterms.

(ii) Determinar els mínterms.

4.- Obtenir la taula de la veritat de les següents expressions booleanes:

$$f_1(a, b, c) = \bar{a}\bar{b} + bc + a\bar{c}$$

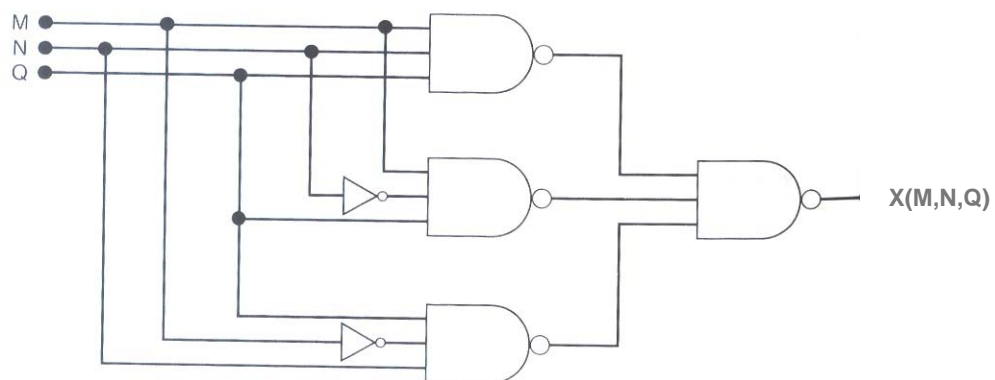
$$f_2(a, b, c, d) = (\bar{a} + \bar{b} + c + \bar{d})(a + \bar{c} + d)(\bar{b} + d)$$

5.- Una caixa de seguretat d'un banc té tres panys, cadascun d'ells amb una clau diferent. Cada clau és propietat d'una persona diferent. Per a obrir la porta, al menys dues persones han d'inserir les seves claus en els panys corresponents. Les línies de senyal A, B i C són a 1 si hi ha una clau inserida en el pany 1, 2, o 3, respectivament. Trobar una expressió per la variable Z que serà 1 si i només si la porta s'ha d'obrir.

6.- Sigui una paraula binària de 4 bits, quina combinació de portes lògiques és necessària per a efectuar cadascuna de les següents tasques?

- Indicar que tots els bits de la paraula són 0
- Indicar que els bits són tots 1
- Indicar que el número de bits a 1 és senar

7.- Implementar el següent circuit amb portes NAND de dues entrades:



8.- Implementar les següents funcions lògiques utilitzant:

- Multiplexors d'ordre 3

- b) Multiplexors d'ordre 2
- c) Multiplexors d'ordre 1

$$f_1(a,b,c) = \sum_3 m(0,3,4,5)$$

$$f_2(a,b,c) = \prod_3 M(2,3,4,6)$$

9.- Implementar les funcions del problema anterior:

- a) Utilitzant un decodificador i portes.
- b) Utilitzant una PROM.

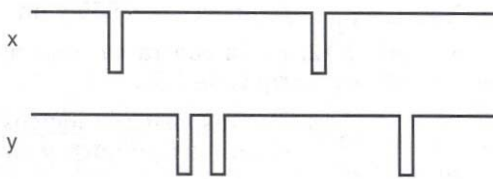
10.- Implementar les següents funcions lògiques mitjançant una PLA:

$$f_1(a,b,c,d) = \bar{a}\bar{c} + \bar{b}cd$$

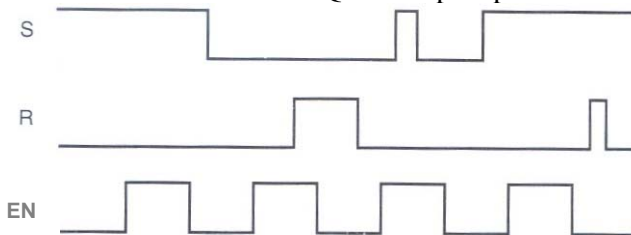
$$f_2(a,b,c,d) = \bar{a}\bar{b}\bar{c} + \bar{b}d + \bar{a}\bar{c}d$$

11.- Realitzar un sumador complet (full-adder) emprant dos semi-sumadors (half-adder) i una porta OR.

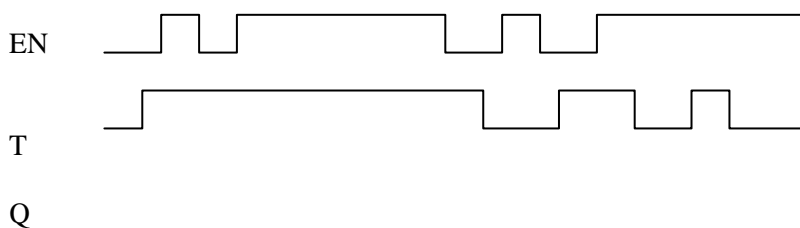
12.- Suposant l'estat inicial $Q=0$, aplicar les formes d'ona x i y donades a les entrades S i R, respectivament, d'un latch RS amb entrades actives a nivell baix, obtenir la forma d'ona de la sortida Q:



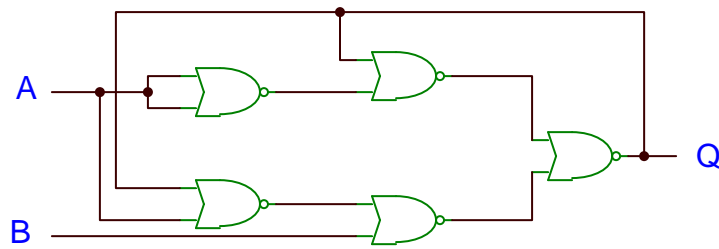
13.- Determinar les sortides Q d'un flip-flop RS amb entrada d'habilitació per les entrades següents:



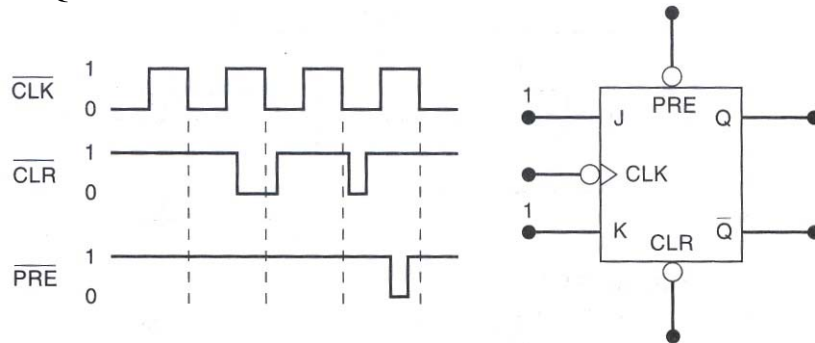
14.- En un flip-flop T sensitiu a nivell (alt) amb entrada d'habilitació, s'aplica a les seves entrades les següents formes d'ona; determinar la sortida Q.



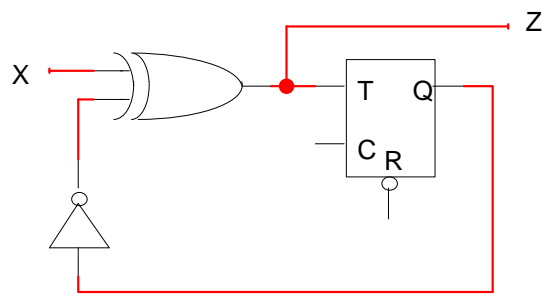
15.- Analitzar el següent circuit, trobar l'equació característica (Q^*) i determinar de quin element de memòria es tracta :



16.- Determinar la sortida Q del biestable de la següent figura considerant els senyals asíncrons CLR i PRE activats a nivell baix. Q inicialment es troba a nivell baix.

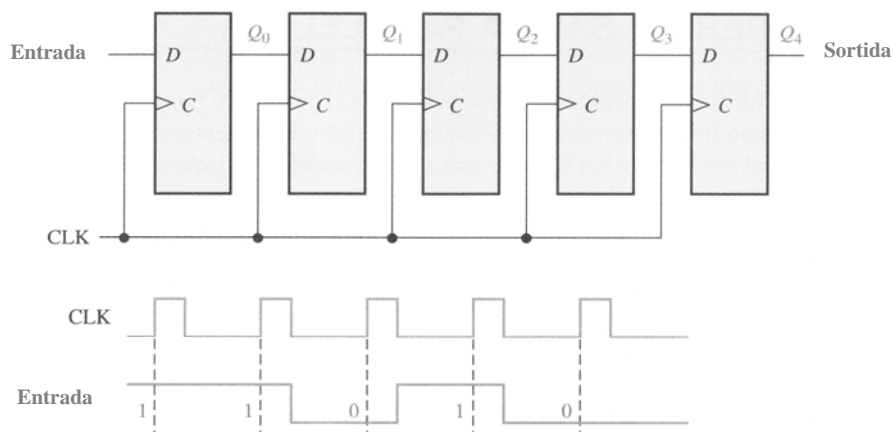


17.- Donat el següent circuit seqüencial amb una entrada X i una sortida Z:



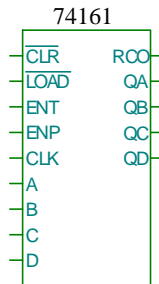
Quin és l'estat inicial si donada una seqüència d'entrada és $X=010110$ genera una seqüència de sortida $Z=111001$?

18.- Obtenir els estats del registre de desplaçament de 5 bits de la figura següent, per al senyal d'entrada de dades i el senyal de rellotge indicats. Suposar que l'estat inicial és el 0.



19.- Dissenyar un registre de desplaçament a l'esquerra i a la dreta de 4 bits. El desplaçament a l'esquerra o a la dreta dependrà d'un senyal d'entrada X.

20.- El comptador 74161 és un comptador binari de 4 bits amb senyals de LOAD i CLEAR síncrons i activades a nivell baix, que està habilitat quan ENT i ENP estan a nivell alt, mentre que l'expressió del senyal de carry és $RCO = QD \cdot QC \cdot QB \cdot QA \cdot ENT$. Utilitzant aquest dispositiu com a base, dissenyar un comptador que es comporti d'igual forma excepte que la seqüència a comptar ha de ser del 6 al 14 i disposi d'una sortida denominada RC que s'activi quan el comptador arribi a l'estat final:



21.- Determinar la freqüència del senyal en cada punt senyalat amb un número encerclat considerant una freqüència de rellotge de 100kHz, i calcular el mòdul del circuit:

